

SEMICONDUCTOR RADIATION DETECTOR

Patent number: JP6120550
Publication date: 1994-04-28
Inventor: TAKAHAMA TEIZO
Applicant: FUJI ELECTRIC CO LTD
Classification:
- international: **G01T1/24; H01L31/09; H01L31/10; G01T1/00; H01L31/08; H01L31/10; (IPC1-7): H01L31/09; G01T1/24; H01L31/10**
- european:
Application number: JP19920268994 19921008
Priority number(s): JP19920268994 19921008

[View INPADOC patent family](#)

Abstract of JP6120550

PURPOSE:To reduce the variety of the reverse leakage current of a semiconductor radiation detector, in which depletion layer is formed by the heterojunction of monocrystal silicone substrate and an amorphous silicone film. **CONSTITUTION:**An acceptor is introduced to an n-type amorphous silicon film near its interface with a high-resistivity, p-type single-crystal silicon substrate in a degree that the type will not become p-type whereby the changing of the surface of the substrate into n-type, due to the curvature of energy belt generated by the difference of a work function upon the contacting of non-doped amorphous silicon with a p-type monocrystal, is prevented by increasing the work function of the amorphous silicone film. The acceptor, which is doped, is boron, for example, and the acceptor is doped so as to have the concentration of 10-500ppm.

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-120550

(43) 公開日 平成6年(1994)4月28日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 31/09				
G 0 1 T 1/24		7204-2G		
H 0 1 L 31/10		7210-4M	H 0 1 L 31/00	A
		8422-4M	31/10	A
審査請求 未請求 請求項の数6(全4頁)				

(21) 出願番号 特願平4-268994

(22) 出願日 平成4年(1992)10月8日

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 高浜 禎造

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

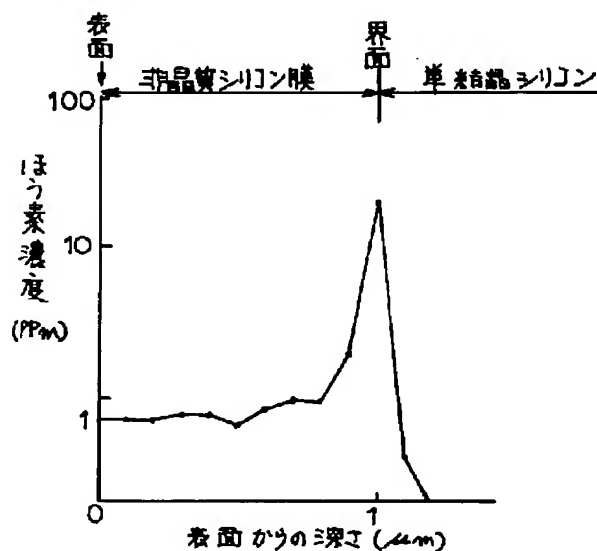
(74) 代理人 弁理士 山口 巖

(54) 【発明の名称】 半導体放射線検出器

(57) 【要約】

【目的】 単結晶シリコン基板と非晶質シリコン膜とのヘテロ接合により空乏層を形成する半導体放射線検出器の逆方向漏洩電流のばらつきを少なくする。

【構成】 n形非晶質シリコン膜のp形高抵抗率単結晶シリコン基板との界面近傍にアクセプタをp形にならない程度にドーピングすることにより、ノンドープの非晶質シリコンがp形単結晶と接触する場合の仕事関数の差によって生ずるエネルギー帯の曲がりのための基板表面のn形化を、非晶質シリコン膜の仕事関数を大きくして防止する。ドーピングのアクセプタは、例えばほう素で、10~500 ppmの濃度にドーピングする。



1

2

【特許請求の範囲】

【請求項1】 p形の高抵抗率単結晶シリコン基板の上にn形の非晶質シリコン膜が被着し、単結晶シリコン基板裏面および非晶質シリコン膜表面それぞれに接触する電極を有するものにおいて、非晶質シリコン膜の単結晶シリコン基板との界面近傍にアクセプタがドーピングされたことを特徴とする半導体放射線検出器。

【請求項2】 ドーピングされたアクセプタがほう素である請求項1記載の半導体放射線検出器。

【請求項3】 ドーピングされたほう素濃度が $10 \sim 500 \text{ ppm}$ である請求項2記載の半導体放射線検出器。

【請求項4】 非晶質シリコン膜がグロー放電によるCVD法によって成膜され、ドーピングされたほう素濃度が $10 \sim 50 \text{ ppm}$ である請求項3記載の半導体放射線検出器。

【請求項5】 非晶質シリコン膜がECRプラズマCVD法によって成膜され、ドーピングされたほう素濃度が $10 \sim 50 \text{ ppm}$ である請求項3記載の半導体放射線検出器。

【請求項6】 単結晶シリコン基板の電極と接触する側の表面層にp形の低抵抗率の層が形成され、非晶質シリコン膜はその層のためのアクセプタのドーピングの前に成膜された請求項1ないし5のいずれかに記載の半導体放射線検出器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、非晶質シリコンと結晶シリコンとのヘテロ接合を用いた半導体放射線検出器に関する。

【0002】

【従来の技術】 半導体接合に電圧を印加することによって生成された空乏層に直接 γ 線、 α 線、 β 線、X線が、あるいはそれらによって生ずる二次電子線が入射することによって起こる導電率の変化に伴う電流の変化を、電気信号として取出す放射線検出器として、空乏層生成のためにpn接合を用いるもののほかに、非晶質シリコン（以下a-Siと記す）と単結晶シリコン（以下c-Siと記す）との間のヘテロ接合を利用したものが、Proc. 4th Sensor Symposium, Tsukuba (Institute of Electrical Engineers of Japan, Tokyo, 1984) p.105 に矢部らによって発表されている。図2はそのような放射線検出器の構造を示し、高抵抗率のp形c-Si基板1の上にa-Si膜2を形成し、a-Si膜2の表面に上面電極4を、基板1の裏面にp⁺層3を介して下面電極5をそれぞれAlで形成したものである。そして電極3が正、電極5が負となる逆バイアスをヘテロ接合に印加して空乏層6を生成する。

【0003】

【発明が解決しようとする課題】 このような高抵抗率単結晶のp形c-Siとa-Si膜とのヘテロ接合を用いた半導体放射線検出器においては、不純物をドーピングしないa-Si膜が用いられてきた。これは、p形c-Siと接合を

形成するためにa-Si膜としてはn形層が必要であるが、a-Si膜は不純物をドーピングしない状態でn形となること、および電極形成部の下のヘテロ接合形成部の抵抗成分を限度以下にし、しかも、電極形成されていない部分の膜は単結晶シリコンの表面保護膜として、表面漏洩電流を制限させる働きをさせるため、比抵抗が $10^8 \sim 10^{10} \Omega \text{ cm}$ であることが望ましく、この条件を満たす膜が得られるためであった。ところが、実際に検出器を製造すると、c-Siのライフタイムから予想される逆方向漏洩電流に近い逆方向漏洩電流をもつ非常に優れた特性のものから、この漏洩電流とは桁違いに大きい漏洩電流をもつものまで、特性のばらつきが非常に大きく、良品率も低い状態であった。

【0004】 本発明の目的は、上記の問題を解決し、逆方向漏洩電流の大きなばらつきを無くして、c-Siのライフタイムから予想される逆方向漏洩電流に近い逆方向漏洩電流を高い確率で実現する半導体放射線検出器を提供することにある。

【0005】

【課題を解決するための手段】 上記の目的を達成するために、本発明は、p形の高抵抗率c-Si基板の上にn形のa-Si膜が被着し、c-Si基板裏面およびa-Si膜表面それぞれに接触する電極を有する半導体放射線検出器において、a-Si膜のc-Si基板との界面近傍にアクセプタがドーピングされたものとする。そして、ドーピングされたアクセプタがほう素であること、そのほう素濃度が $10 \sim 500 \text{ ppm}$ であること、a-Si膜がグロー放電によるCVD法によって成膜され、ドーピングされたほう素濃度が $10 \sim 50 \text{ ppm}$ であること、またa-Si膜がECRプラズマCVD法によって成膜され、ドーピングされたほう素濃度が $10 \sim 50 \text{ ppm}$ であることが有効である。さらに、c-Si基板の電極と接触する側の表面層にp形の低抵抗率の層が形成され、a-Si膜はその層のためのアクセプタのドーピングの前に成膜されたことが有効である。

【0006】

【作用】 従来技術の場合に、逆方向漏洩電流が大きくまたばらついた原因は次のように考えられる。高抵抗率p形c-Siとa-Si膜が接触してヘテロ接合を形成する場合に、高抵抗率p形c-Siの仕事関数とa-Siの仕事関数との差によって、c-Siの界面近傍のエネルギー帯に曲がりが生ずる。ノンドーピングのa-Siとの接触の場合にはこの曲がりが大きくて、p形c-Siのa-Siとの界面近傍をn形に変え、界面に低抵抗のバイパスを形成することになり、これが大きな逆方向漏洩電流を生じ、大きなばらつきの原因となっている。従って、この高抵抗率p形c-Siの界面近傍のエネルギー帯の曲がりを小さくし、界面のバイパス形成を無くすれば、問題が解決するはずである。その手段が高抵抗率p形c-Siとの界面近傍のa-Si膜にアクセプタをドーピングし、a-Si膜の仕事関数を大きくすることである。この場合に、a-Si膜が

3

p形に変わるとc-Si内での空乏層の拡がりに影響が出て、放射線センサとしての特性に影響するので、a-Si膜がp形に変わらない範囲でのアクセプタのドーピングが行われる。

【0007】

【実施例】本発明の一実施例の半導体放射線検出器も図2に示した断面構造をもつが、厚さ400 μm で抵抗率10~20 $\text{k}\Omega\text{cm}$ のp形c-Si基板1の鏡面側にDCプラズマCVD法で厚さ1 μm のa-Si膜2が成膜されている。

電極5が基板1にオーミック接触をとるために、p⁺層3がDCプラズマドーピングによりジボラン (B_2H_6)

をイオン化して形成してある。電極4および5は約1 μm 厚のアルミ蒸着膜からなり、電極5は全面形成し、電極4はマスク蒸着により必要な有感部のみに成膜している。この素子に電極4に正、電極5に負になるよう電圧を印加すると、空乏層6が形成され、この空乏層内で放射線が生成した正孔電子対を電流として取り出して、放射線を電流信号として取り出すことができる。本発明により、モノシラン (SiH_4) と水素の混合ガスを用いてDCプラズマCVD法によりa-Si膜2の成膜を行う前に、反応ガス中に B_2H_6 を添加することにより、a-Si膜2のc-Si基板1との界面近傍にほう素がドーピングされる。もし、同一のプラズマ装置を用いてa-Si膜2の成膜のためのプラズマCVDと、p⁺層3の形成のためのプラズマドーピングを行う場合、p⁺層3形成を行ったのちの装置でa-Si膜2の成膜を行うと、装置の壁面等に付着した B_2H_6 分子が反応ガスに混合してほう素のドーピングが行われる。しかし、a-Si膜2の成膜前にp⁺層3の成膜を行うと、 B_2H_6 イオンが基板1のa-Si膜2に接するべき表面側に廻り込んで付着するため、良好なヘテロ接合が形成できない。従って、同一プラズマ装置で交互にa-Si膜の成膜とほう素ドーピングを行う場合、同一の素子についてはa-Si膜の成膜を先に行うことが必要である。

【0008】図1は、a-Si膜2とp⁺層3の形成を同一プラズマ装置で交互に行う方法で行った素子の、a-Si膜2とc-Si基板1との界面の図2A-A線断面におけるほう素濃度を、a-Si膜2の表面からの二次イオン質量分析(SIMS)によって得た結果である。図1から、a-Si膜2のc-Si基板1との界面近傍に明らかにほう素が含まれていることが分かる。濃度は10~20ppmである。この濃度は、グロー放電CVD成膜によるa-Si膜の文献によれば、a-Siがn形で高抵抗率である領域であり、フェルミレベルがノンドープのa-Siのそれから0.1~0.2 eV、荷電子帯側に移動する領域である。

4

この素子の逆方向漏洩電流は、結晶のライフタイムと印加電圧から推定できる空乏層6の厚さ及び電極4の面積から推定できる逆方向漏洩電流に近い素子が高い良品率(50%以上)で得られる。前工程でp⁺層形成をしていない装置で成膜したa-Si膜を使用した素子は、逆方向漏洩電流が大きくなって十分な素子特性が得られない。

【0009】以上の結果より、高抵抗率p形c-Si基板上にa-Si膜を生成してヘテロ接合を形成する放射線センサでは、その界面近傍のa-Si膜にはアクセプタがドーピングされ、フェルミレベルが制御されることが重要であることが分かる。上記の実施例は、DCプラズマCVD法の場合について述べたが、RFプラズマCVD法の場合はもちろん、他のa-Si形成技術においても同様の考え方は有効である。例えば、ECRプラズマCVD法の場合においても同様に実施できる。この場合は、現状の技術レベルではドーピング効果がグロー放電CVD法ほどには制御できていないので、a-Si膜にドーピングされるほう素濃度がより高い濃度まで必要になり、10~500ppm程度となる。

【0010】また、a-Si膜のc-Si基板との界面近傍にアクセプタをドーピングする方法は、同一プラズマ装置を交互に使用する方法に限定されず、界面近傍のa-Si膜に必要な濃度のアクセプタがドーピングされるならばどのような方法をとってもよいことは当然である。

【0011】

【発明の効果】以上、説明してきたように、本発明によれば、高抵抗率p形c-Si基板上に生成されるa-Si膜の界面近傍のフェルミレベルが素子特性、特に逆方向漏洩電流に大きな影響を持ち、適量のアクセプタをドーピングすることが必要不可欠であるを突き止め、それを制御することにより、優れた特性の半導体放射線検出素子が高い良品率で得られるようになった。

【図面の簡単な説明】

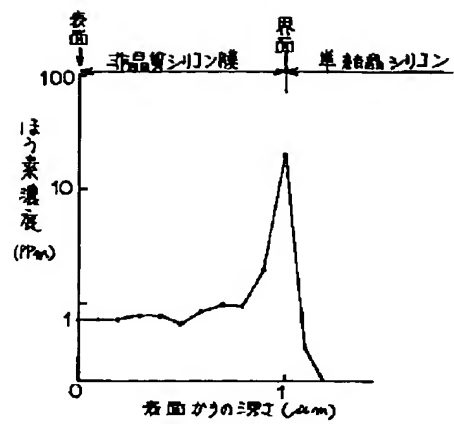
【図1】本発明の一実施例の放射線検出器のa-Si膜厚さ方向のほう素濃度分布図

【図2】本発明の実施される放射線検出器の一例の断面図

【符号の説明】

- | | |
|---|------------------|
| 1 | 高抵抗率p形単結晶シリコン基板 |
| 2 | n形非晶質シリコン膜 |
| 3 | p ⁺ 層 |
| 4 | 電極 |
| 5 | 電極 |
| 6 | 空乏層 |

【図1】



【図2】

